

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-341359  
(P2000-341359A)

(43) 公開日 平成12年12月8日 (2000.12.8)

| (51) Int.Cl. <sup>7</sup> | 識別記号 | F I           | テーマコード <sup>*</sup> (参考) |
|---------------------------|------|---------------|--------------------------|
| H 0 4 L 29/06             |      | H 0 4 L 13/00 | 3 0 5 B                  |
| G 0 6 F 3/00              |      | G 0 6 F 3/00  | D                        |
| H 0 4 B 10/20             |      | H 0 4 B 9/00  | N                        |

審査請求 未請求 請求項の数15 O L (全 8 頁)

(21) 出願番号 特願2000-104827(P2000-104827)  
(22) 出願日 平成12年4月6日 (2000.4.6)  
(31) 優先権主張番号 09/287533  
(32) 優先日 平成11年4月7日 (1999.4.7)  
(33) 優先権主張国 米国 (US)

(71) 出願人 59607/259  
ルーセント テクノロジーズ インコーポ  
レイテッド  
Lucent Technologies  
Inc.  
アメリカ合衆国 07974 ニュージャージ  
ー、マレーヒル、マウンテン アベニュー  
600-700  
(74) 代理人 100081053  
弁理士 三俣 弘文

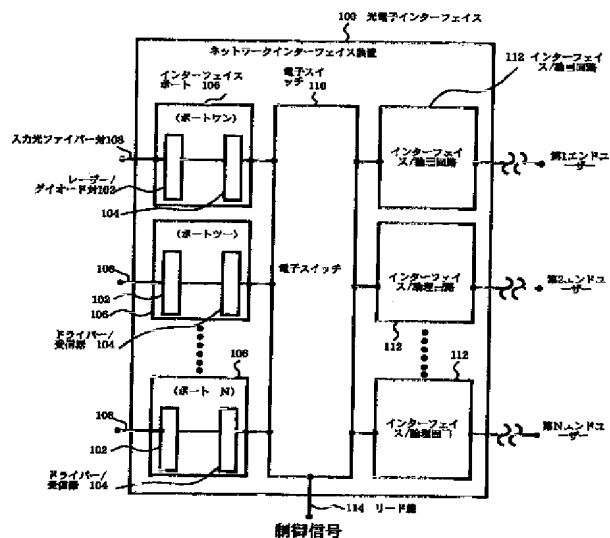
最終頁に続く

(54) 【発明の名称】 ネットワークインターフェイス装置

(57) 【要約】

【課題】 通信ネットワーク内のポートの再構成を安  
く、かつ効率的に行う装置を提供すること。

【解決手段】 ネットワークと通信する複数の光学ポ  
ート106と、複数の電子回路112と、前記複数の光学  
ポートと前記複数の電子回路との間に配置され、前記複  
数の光学ポートの選択されたポートと前記電子回路の一  
つの回路との間の接続を再構成する電子スイッチ110  
と、を有し、前記ネットワークインターフェイス装置が  
集積構造であることを特徴とする。



【特許請求の範囲】

【請求項1】 ネットワークと通信する複数の光学ポート(106)と、

複数の電子回路(112)と、

前記複数の光学ポートと前記複数の電子回路との間に配置され、前記複数の光学ポートの選択されたポートと、前記電子回路の一つの回路との間の接続を再構成する電子スイッチ(110)と、を有するネットワークインターフェース装置において、

前記ネットワークインターフェース装置が集積構造であることを特徴とするネットワークインターフェース装置。

【請求項2】 前記電子スイッチを制御するための制御信号を受信する手段を更に有することを特徴とする請求項1記載の装置。

【請求項3】 前記複数の光学ポート(106)は、前記ネットワークから受信した第1光学信号を第1電気信号に変換する手段(102)を有することを特徴とする請求項2記載の装置。

【請求項4】 前記複数の光学ポート(106)は、前記ネットワークから受信した第2光学信号を第2電気信号に変換する手段(102)を有することを特徴とする請求項3記載の装置。

【請求項5】 前記電子回路は、エンコーダー／デコーダー回路であることを特徴とする請求項1記載の装置。

【請求項6】 前記電子回路は、メディアへのアクセス制御回路を含むことを特徴とする請求項5記載の装置。

【請求項7】 前記ネットワークインターフェース装置は、光電子チップであることを特徴とする請求項1記載の装置。

【請求項8】 前記複数の光学ポートは、複数の光学データレートをサポートすることを特徴とする請求項1記載の装置。

【請求項9】 前記の複数の光学ポートは、垂直キャビティ面発光レーザーを含むことを特徴とする請求項8記載の装置。

【請求項10】 前記ネットワークから受信した光学信号のバンド幅に対応する前記複数の光学ポートの各々を最適化する手段を更に有することを特徴とする請求項3記載の装置。

【請求項11】 前記電子回路は、イーサネット、ファイバーチャネル、FDDIとATM伝送プロトコルからなるグループから選択された電気信号を受領できることを特徴とする請求項1記載の装置。

【請求項12】 ネットワークインターフェース装置を介してネットワークに接続されたエンドユーザーにバンド幅をダイナミックに割り当てるネットワークインターフェース装置において前記ネットワークと通信し、前記ネットワークから受信した光学信号を電気信号に変換する複数の光電子トランシーバーと、前記複数の光電子ト

ランシーバーのうちの一つは、第1の光データレートをサポートし、他のものは第2の光データレートをサポートし、

前記ネットワークインターフェース装置へのエンドユーザーの接続を提供する複数の電子回路と、

前記複数の光電子トランシーバーと前記複数の電子回路との間に配置され、前記電子回路の選択されたものと前記複数の光電子トランシーバーの選択されたものとの間の接続をダイナミックに再構成する電子スイッチと、を有し、前記ネットワークインターフェース装置は集積構造であることを特徴とするネットワークインターフェース装置。

【請求項13】 前記電子スイッチを制御する制御信号を受領する手段を更に有することを特徴とする請求項12記載の装置。

【請求項14】 前記複数の光電子トランシーバーは、前記スイッチから電気信号を受領する手段と、前記電気信号を光学信号に変換する手段と、前記光学信号を前記ネットワークに送信する手段を有することを特徴とする請求項13記載の装置。

【請求項15】 ネットワークインターフェース装置のポートを再構成する方法において、

前記ネットワークインターフェース装置において、複数の光学ポートの選択されたものと、複数の電子回路の選択されたものとの間の接続をダイナミックに再構成するために、複数のポートと複数の電子回路との間の接続を提供する電子スイッチに対する制御信号に応答するステップを有することを特徴とするネットワークインターフェース装置のポートを再構成する方法。

【請求項16】 前記ポートは、ネットワークと通信し、前記ネットワークから受信した光学信号を電子信号に変換する光電子トランシーバーであることを特徴とする請求項15記載の方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ネットワークインターフェース装置に関し、特にダイナミックに再構成可能な光電子ネットワークインターフェース装置に関する。

【0002】

【従来の技術】LANのような通信ネットワークにおいては、ネットワークインターフェース装置のポートを再構成できることは、エンドユーザーにより変わるニーズを受け入れるために必須不可欠なことである。特に通信ネットワーク内でインターフェースデバイスが動作中にその一部をダイナミックに再構成することが必要とされている。

【0003】光電子回路を用いた従来のネットワークインターフェース装置は、公知であり、LANのような多くの重要な通信システムアプリケーション用いられてい

る。一般的なLANインターフェース装置は、複数のポートを有し、これらのポートが通信ネットワーク内で使用するデータレートに対応する異なるデータレートで使用可能なようにされている。例えばインターフェース装置は、多くの100Mbpsのポートと数個の1Gbpsのポートとを有する。このインターフェース装置のポートは、設置初期の要件、例えばネットワーク内のエンドユーザーのバンド幅のニーズに応じて構成されている。このような通信ネットワークにおけるユーザーのインターフェースポートの再構成は可能であるが、幾つかの重要な制約が存在する。

【0004】動作中の通信ネットワークで使用される場合には、インターフェースポートを再構成することは、LANインターフェース装置の接続のネットワーク側（例；通信ネットワークインフラ内）上で実行しなければならない。これは、ワイアリングのインフラ内で高価な光ファイバー、あるいはジャンパー線の光ファイバーでもって、手作業による再構成可能な光パッチパネルを数個配置することにより行われる。その結果、ポートとネットワークの変更は、光パッチパネルあるいは光学スイッチ内で適宜変更を行うことによりなされる。この再構成方法は、通常、コストが高くかつ時間のかかることであり、エンドユーザーの通信ニーズの変化に応じてネットワークインターフェースポートをダイナミックに再構成することが出来ない。

【0005】

【発明が解決しようとする課題】通信ネットワークにおいて、通信ネットワーク内のポートの再構成を安くかつ効率的に行う方法が求められている。

【0006】

【課題を解決するための手段】本発明によれば、ポートの高速度の再構成は、通信ネットワーク内で、ポートと残りの電子回路との間の集積電子スイッチを具備する光電子インターフェースデバイスを用いることにより行われる。この構成の結果、インターフェース装置のネットワークへのポートの接続は、エンドユーザーへの物理的な接続を変えることなくダイナミックに変更することが可能である。

【0007】本発明の一態様によれば、ダイナミックなポートの再構成は、制御可能な電子スイッチを光電子インターフェース装置に組み込むことにより可能となる。その結果、ポートの再構成を行うためには、コストの高い光学スイッチング装置は、通信ネットワークでは必要とされない。このような独自の構成と従来の制御装置を用いて電子スイッチの再構成を行うために制御信号を与えた結果、本発明のネットワークインターフェース装置は、各ポートにおいて異なる信号バンド幅あるいはデータレートをサポートしながらポートのダイナミックな再構成が可能となる。かくしてネットワークインターフェース装置は、エンドユーザーのニーズの変更に応じてバ

ンド幅をダイナミックに割り当てる手段を提供出来る。

【0008】本発明の他の対応によれば、電子スイッチを具備する光デバイスインターフェース装置が一つの光電子用のVLSIチップ上に集積される。その結果、製造コストの低減が、複数のディスクリートな回路を小型化し集積化することにより期待できる。

【0009】

【発明の実施の形態】通信ネットワークは、エンドユーザーのネットワークへのニーズが変化すること、あるいは技術の進歩とともに変化することにより、エンドユーザーへのインターフェースポートを再構成する方法が必要である。本発明は、このような再構成のアプリケーションに特に適した制御可能な電子スイッチを有する光電子ネットワークインターフェース装置に関する。インターフェース装置は、各入力ファイバーが異なるデータレートをサポート出来るような通信ネットワーク内において複数の入力ファイバーとともに使用される。かくして制御可能な電子スイッチにより、インターフェース装置は、各ポートにおいて異なるデータレートをサポートしながらポートのダイナミックな割り当てが可能となる。本発明は、LAN用のネットワークインターフェースとして適したものであるが、通信ネットワークの特定のタイプの通信ネットワークに限定されるものではない。

【0010】本発明によれば、本発明の集積光電子ネットワークインターフェース装置は、従来のネットワークインターフェースの不利益点を押さえながら、電子スイッチを具備するマルチポートの従来のLANインターフェースの利点を引き出すことが出来る。本明細書において「集積」とは素子が一つのモノリシックなチップ内に組み込まれるか、あるいは一つの回路基板上に結合された複数のチップとして組み合わせられるかのいずれかを意味する。一般的にインターフェース装置は、光電子トランシーバーとして公知の入力光ファイバーと光学信号を送受信する少なくとも一つのポートを含む集積構造である。このポートは、（１）光学信号を電気信号に変換し、（２）電気信号を光学信号に変換する。このポートは、電気信号をルーティングする制御可能な電子スイッチに接続されている。そしてこの電子スイッチが複数の電子回路、例えばインターフェース／論理回路に接続され電子スイッチと対応するエンドユーザーとの間で電気信号を送受信する。

【0011】ポートの再構成は、電気信号を適宜の電子回路にそして最終的にはエンドユーザーに配送するために、電子スイッチを用いることにより行われる。言いかえると、電子スイッチを制御することにより、各ポートと電子回路との間の接続パスが確立される。かくしてインターフェース装置のポートは、電子スイッチの相互接続により、ダイナミックに再構成される。その結果、エンドユーザーのバンド幅の要件の変更は、物理的な接続を換える必要がなく、あるいはネットワークインフラ内

の高価な光学回路を追加することなく、実行できる。

【0012】図1は、インターフェースポート106を含む光電子インターフェース100の一実施例を示す。各インターフェースポート106は、ドライバー／受信器に接続されたレーザー／ダイオード対102を有する。このレーザー／ダイオード対102とドライバー／受信器とは従来公知の光電子トランシーバーである。この光電子トランシーバーは、光学信号を処理し、そして特に複数の入力光ファイバー対108との間で信号を送受信する。さらにまた光電子トランシーバーは、(1) 光学信号を電気信号に変換し、また(2) 電気信号を光学信号に変換する。この信号データレートは、たとえば10Mb/s、100Mb/s、1Gb/sである。

【0013】入力光ファイバー対108は、特定のインターフェースポート106に関連づけられているがインターフェースポート106と入力光ファイバー対108は、複数のデータレートで使えるよう設計されており、そのためインターフェースポート106と入力光ファイバー対108は、特定のデータレート専用ではない。

【0014】インターフェース／論理回路112は、光電子インターフェース100内に集積されている。このインターフェース／論理回路112は、特定のデータレートのインターフェース電子装置と関連する物理層の回路、エンコーダ／デコーダ、シリアル化／脱シリアル化装置とメディアアクセスコントロール(MAC)層回路を含む。従って、特定の物理層回路は、様々なビットレート(たとえば10Mb/s、100Mb/s、1Gb/s)に対応できる。さらにまた特定の物理層回路は、たとえばイーサネット、ファイバーチャネル、FDDI、ATM等の様々なプロトコールに関連づけられている。

【0015】ドライバー／受信器104とインターフェース／論理回路112には、電子スイッチ110が接続されている。従来の電子スイッチ110は、デジタルクロスバー相互接続、あるいは電子クロスコレクトとして公知である。このようなスイッチは、電子回路により実現され市販され、Lucent Technologies Digital Access Cross-Connect Switch(DACS)のような機能を組み込んでいる。しかし、従来の電子スイッチとは異なり電子スイッチ110は、光電子インターフェース100に集積され、これにより新たな組み合わせが形成される。

【0016】電子スイッチ110は、インターフェース／論理回路112に接続され、そしてドライバー／受信器104から受信した各電子信号は、インターフェース／論理回路112に配送される。同様にインターフェース／論理回路112からの電子信号は、ドライバー／受信器104のいずれかに電子スイッチ110を介して配送される。制御信号は、リード線114上に生成され、そしてこのリード線114は、インターフェースポート

106とインターフェース／論理回路112との間で電子スイッチ110内の所望の接続パス、あるいはルーティングポジションを選択するために電子スイッチ110に接続されている。制御信号は、従来の制御装置、(1) LANアドミニストレイターのようなローカル制御装置、(2) ネットワーク制御センターのようリモート制御装置、あるいは(3) ダイナミックなネットワーク再構成ソフトウェアを用いることにより、自動的な方法により生成される。このようにして接続は、いずれかのインターフェースポート106からいずれかのインターフェース／論理回路112に電子スイッチを介してダイナミックに形成される。

【0017】図1において入力光ファイバー対108は、個々の光ファイバーあるいは光ファイバーリボンのバンドルを含む。光ファイバーリボンを用いることは、ファイバーの必要な設置面積を減少させ、製造コスト低減と組立のコスト低減と組立が容易となる。光ファイバーリボンは、個々の光ファイバーよりも容易に移動させたり再構成できるものではなくそのため従来のLANインターフェースアプリケーションにおいては必ずしも好まれていたものではないが、本発明のスイッチを介しての電子的な再構成はこのような制約を取り払うことができる。

【0018】好ましいことに従来のフィードバックメカニズム(図示せず)は、図1の光電子インターフェース100内に組み込むことができ、これにより入力光ファイバー対108から受信する様々なデータレートに応じて光学トランシーバーを最適化できる。具体的に説明すると、光学トランシーバーの最適化は、入力光ファイバー対108からの来入光学信号に応じるためにドライバー／受信器104のバンド幅を適合させることからなる。特に、ディテクターと検出器／受信器の第一段(通常、プリアンプと称する)においては、たとえば、0.0Hzから1.25GHzの入力光ファイバー対108から受信した光学信号のビットレートの全てをカバーするようなバンド幅(0.0Hzから1.25GHz)を有する。このような受信器は、(Optical Receivers for Optoelectronic VLSI 著者 Woodward et al., which was published in IEEE Journal of Selected Topics in Quantum Electronics, Vol.2, No.1, April 1996.)と題する論文に開示されたCMOS回路で実現できる。

【0019】図2においては、光電子インターフェース100は、エンドユーザーへのポートの接続を提供するよう構成され、そしてポートワンはエンドユーザー1に接続され、ポートツーはエンドユーザー2に接続される。このポートの構成は、通信ネットワークが搭載された時のエンドユーザーの初期のニーズに対応する。このような構成においては、ポート1は、10Mb/sのデータレートを有し、ポート2は、100Mb/s、ポートNは、1Gb/sのデータレートを有する。

【0020】エンドユーザーのバンド幅のニーズ、あるいはデータレートが変わると、ポートは、制御信号を電子スイッチ110に送り、光電子インターフェース100内での適宜の接続を行うことにより再構成され、かくして各エンドユーザーの新たな要求に対応したポート接続を具備させる。例えばエンドユーザー1は、電子スイッチ110をエンドユーザー1からポート2に相互接続パスを構成させること(図3)により、エンドユーザー1に100Mb/sのポートを具備させることにより、より広いバンド幅の割り当てを受けることができる。同様に図3の他のポートは、電子スイッチ110を介して再構成され、他のエンドユーザーのニーズに合わせた適宜のポートをエンドユーザーに具備させる。かくしてインターフェース装置のポートは、ダイナミックに再構成できるだけでなく、従来技術におけるような物理的な再配線あるいは光学回路を必要とすることなく再構成できる。

【0021】再構成の際の時間的な節約における大幅な改善は、光電子インターフェースと電子スイッチを一つのネットワークインターフェース装置に集積した結果である。電子スイッチがネットワークインターフェースに集積されているために、このネットワークインターフェース装置は、光学信号の代わりに相互接続(切替電子信号に起因)してナノ/秒以下の時間で再構成できる。これは、光回路切替方法で10ミリ/sの再構成時間が必要とされたものに対し大幅な改善である。

【0022】本発明の他の実施例においては、光電子インターフェースは、一つのモノリシックチップ上に集積することができ、これにより光電子VLSI(OE-VLSI)インターフェースチップが形成できる。このようなOE-VLSIインターフェースチップは、図1の要素と上記した要素の全てを含む。さらにまた、このインターフェースチップは、制御信号を受信するためのインターフェースチップの内部要素に外部からアクセスできるような接触部材を含むハウジング(図示せず)を含む。このチップの集積化の結果として、さらにまた上記の利点に加え、光電子インターフェースは、以前は複数の別々の回路から構成されたものを最小化し集積化することにより製造コストを低下できることが期待されている。

【0023】このOE-VLSIインターフェースチップは、フリップチップボンディング技術を用いて製造できる。具体的に説明するとフリップチップボンディング技術を用いて、光電子インターフェース装置と電子インターフェース装置、および電子スイッチ等を一つの高密度の光電子VLSI論理集積回路チップに集積することができる。

【0024】例として、フリップチップ接続を用いて高密度のCMOS電子回路と高性能のGaAsベースの光電子回路をOE-VLSI回路に集積できる。これに関

しては、(“GaAs MQW modulators integrated with silicon CMOS,”written by Goossen et al.,Published in IEEE Photonics Technology Letter,Vol.7 ,No.4,pp.360-62, April 1995)と、論文(“Optical Receiver Array In Silicon Bipolar Technology With Self-Aligned, Low Parasitic III/V Detectors For DC-1 Gbit/S parallel Links,”written by Wieland,et al.,Published in Electronic Letters,Vol.27,p.221,1991)に開示されている。更にまた、フリップチップボンディング技術は、完全に三次元の高密度光電子VLSI集積用にフリップチップボンディング技術を用いることができています。光学デバイスとVLSI回路との間の高精度の整合を用いることができる。これに関しては、(“3-D integration of MQW modulators over active sub-micron CMOS circuits:375Mb/s transimpedance receiver-transmitter circuit”Written by krishnamoorthy et al.,published in IEEE Photonics Technology Letters,Vol.7 ,No.11,pp.1288-90,November 1995)に開示されている。このフリップチップボンディングプロセスの後、GaAs基板は、850nmの波長系で動作できるようにするために取り除かれ、この基板は、通常、伝送に対し吸収性がある、あるいは不透明であり、かくしてフリップチップボンディングプロセスは、光学デバイスとVLSI回路との間で正確な整合を提供できる。

#### 【0025】

【発明の効果】従来技術に対し本発明は、そのポート回路をダイナミックに再構成するための手段をネットワークインターフェースデバイスに具備させることができる。本発明は、集積電子スイッチにより、ネットワークのインフラを物理的に再配線することなくあるいは再接続することなくポートの再構成を達成でき、かつエンドユーザーのニーズの変更に応じてバンド幅を高速度に割り当てることができる。更にまた、複数のビットレートが処理できるエンドユーザーネットワークインターフェース回路(NICS)は、LANインターフェースを実行するために入手可能で、これにより現在の通信ネットワーク内でますます必要とされる需要に応じて対応するビットレートをエンドユーザーにダイナミックに割り当てることができる。

#### 【図面の簡単な説明】

【図1】本発明による光電子ネットワークインターフェース装置の一実施例を表す図

【図2】図1の実施例用の電子スイッチの構成を表す図

【図3】図1の実施例用の電子スイッチの構成を表す図

#### 【符号の説明】

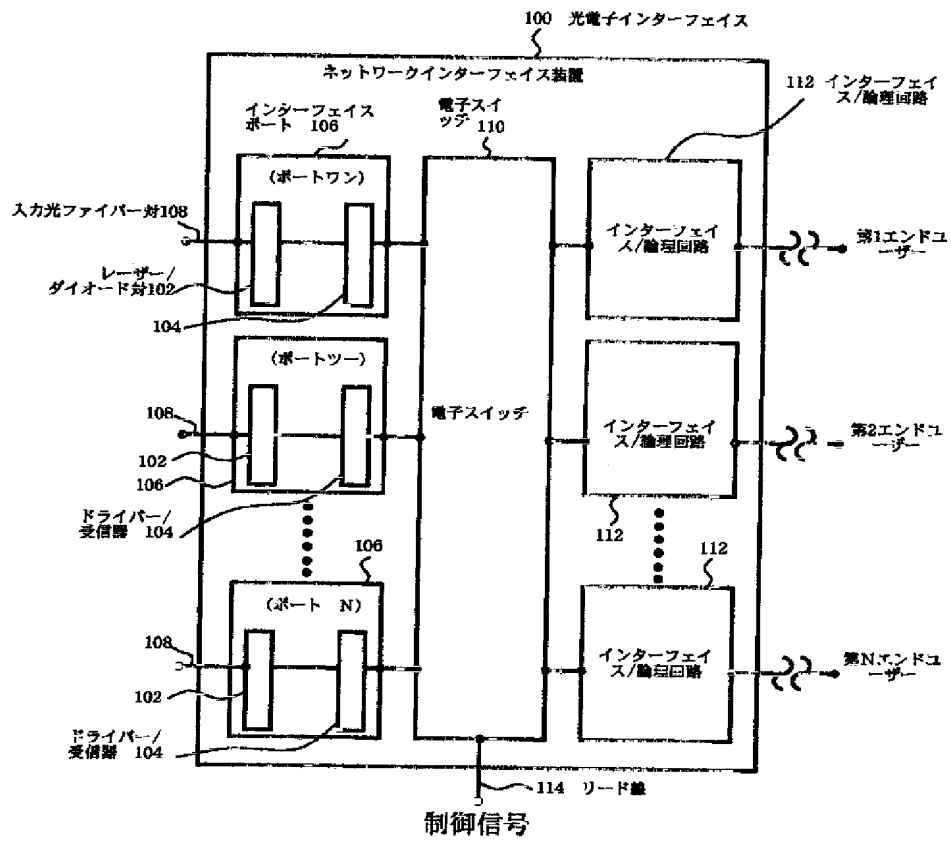
- 100 光電子インターフェース
- 102 レーザー/ダイオード対
- 104 ドライバー/受信器
- 106 インターフェースポート
- 108 入力光ファイバー対

110 電子スイッチ

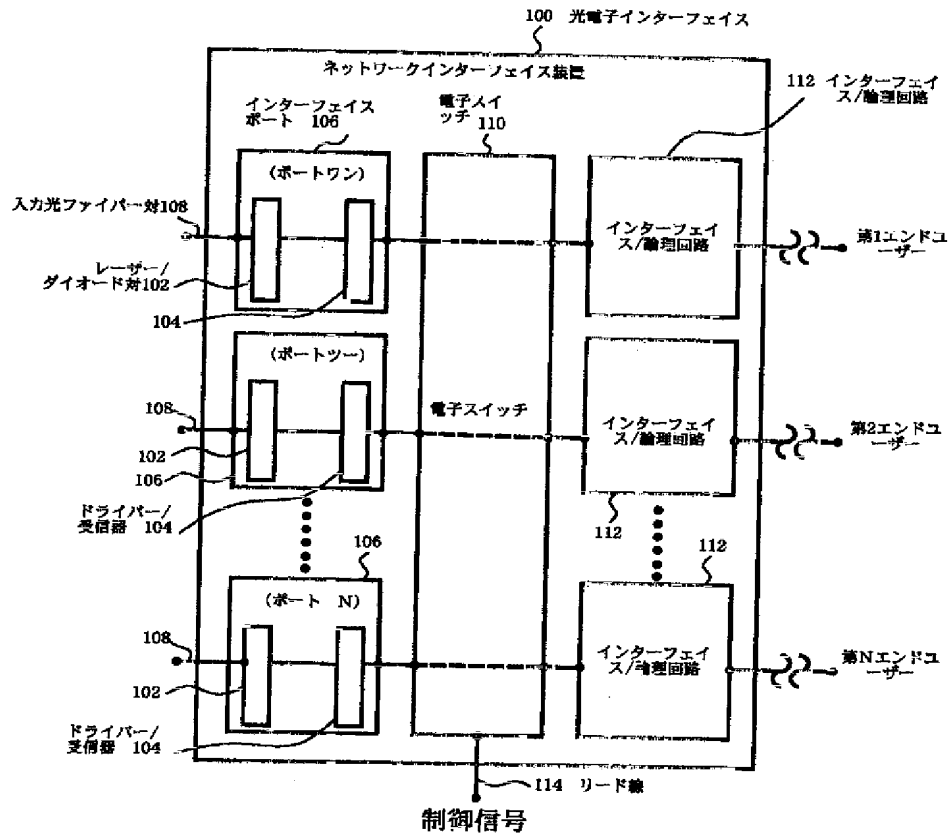
114 リード線

112 インターフェース／論理回路

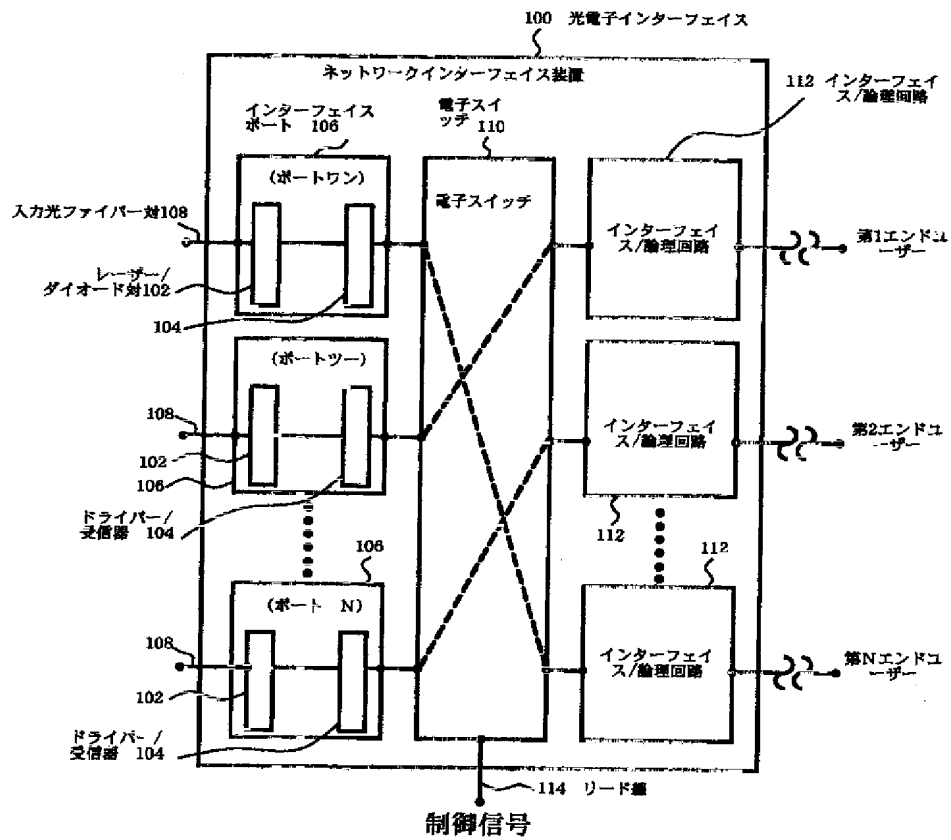
【図1】



【図2】



【図3】



フロントページの続き

(71)出願人 596077259  
600 Mountain Avenue,  
Murray Hill, New Je  
rsey 07974-0636 U. S. A.

(72)発明者 ジョセフ イール フォード  
アメリカ合衆国、07755 ニュージャージ  
ー、オークハースト、ウエスト リンカー  
ン アベニュー 446

(72)発明者 アショック ヴイ、クリッシュナモーシー  
アメリカ合衆国、07748 ニュージャージ  
ー、ミドルタウン、ノールウッド ドライ  
ブ 1002